

MR2707-44



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Yen-Chang Chiu, et al. :
Serial No. : 10/658,289 : Art Unit: Unknown
Filed : 10 September 2003 : Examiner: Unknown
Title : ON-SYSTEM PROGRAMMABLE AND
OFF-SYSTEM PROGRAMMABLE CHIP

TRANSMITTAL LETTER ACCOMPANYING PRIORITY DOCUMENT

Mail Stop NO FEE
Honorable Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicant, by the undersigned attorney, hereby submits the Priority Document for the above-referenced patent application. The Priority Document is Taiwan Patent Application Serial No. 091120914 having a filing date of 11 September 2002. The priority was claimed in the Declaration for Patent Application as filed.

Please file this priority document in the file of the above-referenced patent application.

Respectfully submitted,
FOR: ROSENBERG, KLEIN & LEE

A handwritten signature in black ink, appearing to read "Mort J. Rosenberg".

Morton J. Rosenberg
Registration No. 26,049

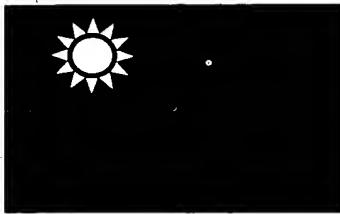
Dated: 10 Dec. 2003

Suite 101
3458 Ellicott Center Drive
Ellicott City, MD 21043
Tel: 410-465-6678



04586

PATENT TRADEMARK OFFICE



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 09 月 11 日
Application Date

申請案號：091120914
Application No.

申請人：義隆電子股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2002 年 10 月 17 日
Issue Date

發文字號：09111020406
Serial No.

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

申請日期：

案號：

類別：

(以上各欄由本局填註)

發明專利說明書

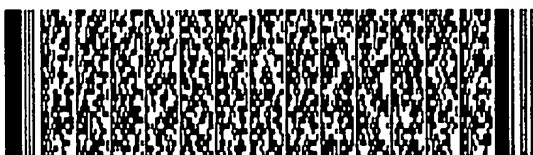
一、 發明名稱	中文	具有在系統上可程式化非揮發性記憶體及離系統可程式化非揮發性記憶體之晶片以及其形成方法與程式化方法
	英文	
二、 發明人	姓名 (中文)	1. 邱延誠 2. 唐春安 3. 林光宇 4. 唐承豪
	姓名 (英文)	1. Yen-Chang Chiu 2. Chun-An Tang 3. 4.
	國籍	1. 中華民國 2. 中華民國 3. 中華民國 4. 中華民國
	住、居所	1. 台北縣林口鄉南勢村16鄰仁愛路226巷4號10F-1 2. 雲林縣元長鄉山內村1鄰頂山路12號 3. 桃園縣中壢市興仁路2段67巷103弄48-1號 4. 台北縣土城市永寧里37鄰中央路三段239巷8號13F
三、 申請人	姓名 (名稱) (中文)	1. 義隆電子股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區展業一路9號7F-1
	代表人 姓名 (中文)	1. 葉儀皓
	代表人 姓名 (英文)	1.



四、中文發明摘要 (發明之名稱：具有在系統上可程式化非揮發性記憶體及離系統可程式化非揮發性記憶體之晶片以及其形成方法與程式化方法)

一種在系統上可程式化及離系統可程式化之晶片，包括控制電路連接在系統上可程式化非揮發性記憶體及離系統可程式化非揮發性記憶體，以及升壓電路連接該在系統上可程式化非揮發性記憶體。在該晶片之燒錄模式下，程式化該離系統可程式化非揮發性記憶體所需的燒錄電壓係由該晶片外部的提供，而在該晶片之操作模式下，該升壓電路從該晶片的電源電壓產生燒錄電壓供應給該在系統上可程式化非揮發性記憶體，以程式化該在系統上可程式化非揮發性記憶體。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

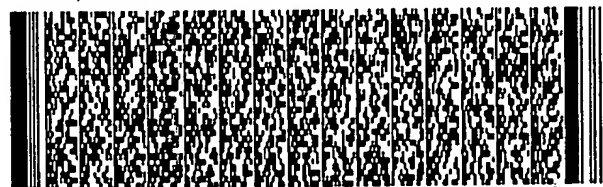
發明領域

本發明係有關一種可程式化晶片，特別是關於一種具有在系統上可程式化非揮發性記憶體(on-system programmable nonvolatile memory)及離系統可程式化非揮發性記憶體(off-system programmable nonvolatile memory)之晶片以及其形成方法與程式化方法。

發明背景

使用電性可程式化的非揮發性記憶體，例如快閃(flash)記憶體及可電抹寫可程式化(electrically erasable programmable)記憶體，必須配置升壓(pumping)電路在記憶體陣列(array)旁，俾在程式化或抹寫(erase)記憶體期間供應所需的高電壓，此高電壓為電源電壓的數倍，與升壓的級數有關。此外，一次寫錄較多位元可以縮短寫入時間，提高程式化速度，因此升壓電路同時也是大電流裝置。由於高電壓及大電流，升壓電路佔據相當大的晶片面積，其製作成本也較高，然而，這些電路只有在進行程式化或抹寫時才有作用，因此浪費大的晶片面積給它們並不經濟。除了升壓電路之外，有些記憶體陣列更被提供為了程式化或抹寫的額外的輔助電路，例如，在某些快閃記憶體中的狀態機(state machine)被用來防止快閃記憶胞(cell)被過度抹寫，這些電路更進一步消耗晶片面積及產生製造成本。

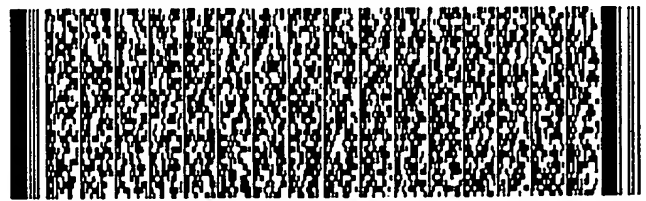
就標準型記憶體裝置而言，由於記憶容量龐大，其記



五、發明說明 (2)

憶體陣列的面積因此相當巨大，因而升壓電路及狀態機所佔的面積比例不會很高，但是對於其他類型的晶片而言，例如微控制器(micro controller)及數位訊號處理器(Digital Signal Processor; DSP)，其配備的記憶容量不是很大，但是為了維持高的寫入效率，升壓電路及狀態機所佔的面積比例將變得非常高。第一圖係一典型的微控制器的示意圖，在微控制器10中，中央處理單元(Central Processing Unit; CPU)12連接靜態隨機存取記憶體(Static Random Access Memory; SRAM)14、輸入/輸出(I/O)單元15及可多次燒錄(Multi-Time Programmable; MTP)記憶體16，後者被燒錄CPU 12的程式碼及許多微控制器10所應用的裝置的資料碼。為了程式化MTP16，利用升壓電路18從電源電壓VDD及接地電壓GND產生燒錄電壓VPP及VNN供應給MTP 16。如果MTP16係使用快閃記憶體，則更包括狀態機20在抹寫時防止MTP 16被過度抹寫，這些升壓電路18及狀態機20佔用相當比例的晶片面積。為縮小晶片面積及降低成本，Yu等人在讓渡給本申請人的美國專利第6385073號中，將升壓電路及共享的控制電路從個別的晶片中移出成為共用電路，而在個別的晶片中僅保留記憶體陣列及少許的控制電路。

一般而言，微控制器10在出廠後，其CPU 12的程式甚少被更動，但是在許多應用上，MTP 16中的資料碼可能需要被更新或修改。換言之，存在一種需求係MTP 16的內容有少部份能夠被方便地修改。然而，不論在晶片10上製作



五、發明說明 (3)

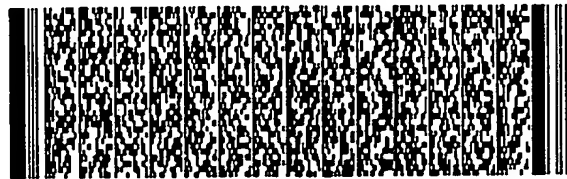
完整的記憶體22，或是為了縮減面積及降低成本而移除升壓電路18及狀態機20，皆無法讓使用者進行在系統上程式化晶片10，這是因為MTP 16中儲存CPU 12的程式碼，使得微控制器10不能程式化其自身的MTP 16。

在本文中的可程式化非揮發性記憶體係指一完整的記憶體除了升壓電路及狀態機以外的部份，或是記憶體陣列及其少許必要的控制電路，例如解碼器及感測放大器等。為了不使本發明被模糊，某些細節在實施例的敘述中被省略，而不影響對本發明之原理的說明及瞭解。為了使本文中的可程式化非揮發性記憶體與一般所稱的可程式化非揮發性記憶體有區別，在第一圖中以虛線方塊22表示一般所稱的可程式化非揮發性記憶體，因此讀者可以明白此處根據本發明的原理所設計的實施例。

發明目的及概述

本發明之目的在於揭露一種具有在系統上可程式化非揮發性記憶體及離系統可程式化非揮發性記憶體之晶片及其形成方法與程式化方法。

根據本發明，在一晶片中，控制電路連接在系統上可程式化非揮發性記憶體及離系統可程式化非揮發性記憶體，升壓電路連接該在系統上可程式化非揮發性記憶體，以及揮發性記憶體連接該控制電路。該離系統可程式化非揮發性記憶體被燒錄有該控制電路的程式碼，該在系統上可程式化非揮發性記憶體可以被該控制電路進行在系統上

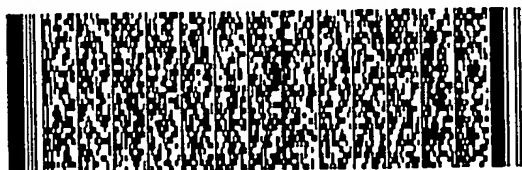


五、發明說明 (4)

程式化而重覆地寫入資料。該晶片包括燒錄模式及操作模式，在該燒錄模式下，該離系統可程式化非揮發性記憶體可以被程式化，而其所需的燒錄電壓係由該晶片外部提供；而在該操作模式下，該在系統上可程式化非揮發性記憶體可以被該控制電路直接程式化，而其所需的燒錄電壓係由該升壓電路供應。

詳細說明

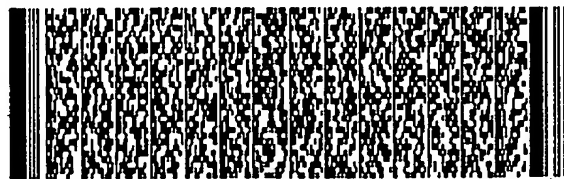
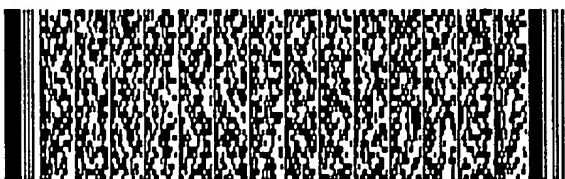
第二圖係根據本發明的第一實施例的示意圖。在晶片30中，控制電路32連接離系統可程式化非揮發性記憶體36及在系統上可程式化非揮發性記憶體42，SRAM 34及輸入/輸出單元35連接控制電路32，升壓電路38及狀態機40連接在系統上可程式化非揮發性記憶體42，後者包括快閃記憶陣列。晶片30包括燒錄模式及操作模式，在燒錄模式下，離系統可程式化非揮發性記憶體36可以被程式化，在操作模式下，在系統上可程式化非揮發性記憶體42可以被程式化。然而，在燒錄離系統可程式化非揮發性記憶體36時，係由晶片30外部供應燒錄電壓VPP及VNN給離系統可程式化非揮發性記憶體36；而在燒錄在系統上可程式化非揮發性記憶體42時，升壓電路38從晶片30的電源電壓VDD及接地電壓GND產生燒錄電壓VPP及VNN給在系統上可程式化非揮發性記憶體42，且狀態機40防止在系統上可程式化非揮發性記憶體42被過度抹寫。典型地，離系統可程式化非揮發性記憶體36的容量大於在系統上可程式化非揮發性記憶體



五、發明說明 (5)

42 的容量，且控制電路32的程式碼在晶片30出廠前被燒錄在離系統可程式化非揮發性記憶體36中，而在系統上可程式化非揮發性記憶體42則被燒錄資料碼，例如應用端密碼、辨視碼、射頻通道數等等，並且在晶片30出廠後仍然能夠讓使用者自行更新或修改其內容。不同於SRAM 34為揮發性記憶體，離系統可程式化非揮發性記憶體36及在系統上可程式化非揮發性記憶體42在電源關閉後仍然能夠保存其儲存的內容。離系統可程式化非揮發性記憶體36可以是一次燒錄(One-Time Programmable; OTP)記憶體或MTP，其可以使用可電抹寫可程式化記憶體陣列或快閃記憶體陣列。

在系統上可程式化非揮發性記憶體42的燒錄係由晶片30控制及操作，與習知技藝不同地，燒錄在系統上可程式化非揮發性記憶體42係在晶片30的操作模式而非燒錄模式下進行。控制電路32對在系統上可程式化非揮發性記憶體42進行燒錄的控制程序可以被預先燒錄在離系統可程式化非揮發性記憶體36中，或是在燒錄在系統上可程式化非揮發性記憶體42時經由輸入/輸出單元35從晶片30外部讀入並儲存在SRAM 34中，必要時，晶片30提供SRAM 34以外的其他揮發性記憶體儲存該燒錄控制程序。在一實施例中，在系統上可程式化非揮發性記憶體42的儲存內容的一部份欲被修改，控制電路32先將在系統上可程式化非揮發性記憶體42的內容讀出並儲存至SRAM 34，然後修改要更新的部份，再將修改後的內容燒錄至在系統上可程式化非揮發



五、發明說明 (6)

性記憶體42。

第三圖係根據本發明的第二實施例的示意圖，其組成和第二圖的實施例電路相同，但是狀態機40被移除，而改用具有防止過度抹寫功能的在系統上可程式化非揮發性記憶體44，其包含許多記憶胞，每一記憶胞如第四圖所示，係由一快閃記憶胞46串聯一MOS電晶體48，後者的閘極連接至前者的閘極及字元線WL。在不同的實施例中，MOS電晶體48的閘極亦可連接至其他的控制信號而非字元線WL。

第五圖係根據本發明的第三實施例的示意圖，其組成和第二圖的實施例電路相同，但是狀態機40被移除，而改以控制電路32執行狀態機程式，以防止過度抹寫在系統上可程式化非揮發性記憶體42。此狀態機程式可以被預先燒錄在離系統可程式化非揮發性記憶體36中，或於燒錄在系統上可程式化非揮發性記憶體42時，經由輸入/輸出單元35從晶片30外部讀入並儲存在SRAM 34中，必要時，晶片30提供SRAM 34以外的其他揮發性記憶體儲存該狀態機程式。

在系統上可程式化非揮發性記憶體42/44可以被區分為許多燒錄單位，例如記憶胞、位元、位元組或字元，在其被燒錄的過程中，係以燒錄單位為最小單位而逐單位地寫入在系統上可程式化非揮發性記憶體。晶片30可以使用快閃記憶體製程以降低成本，但是對於使用者而言，卻能夠以位元組為單位修改其內容，如同使用可電抹寫可程式化記憶體一般。此外，燒錄在系統上可程式化非揮發性記

五、發明說明 (7)

記憶體係在晶片30的操作模式下進行，與使用一般的應用軟體一樣地方便且容易。若要燒錄離系統可程式化非揮發性記憶體，如同習知技術一般，使用另外的燒錄器，而要燒錄在系統上可程式化非揮發性記憶體，使用者可以自行燒錄。

在系統上可程式化非揮發性記憶體可以使用可電抹寫可程式化記憶體陣列、快閃記憶體陣列或其他可程式化非揮發性記憶體元件，在前述的實施例中，在系統上可程式化非揮發性記憶體係使用快閃記憶體，不同地，第六圖係根據本發明的第四實施例的示意圖，其在系統上可程式化非揮發性記憶體49係使用可電抹寫可程式化記憶體陣列。可電抹寫可程式化記憶體可以單獨地寫入一位元或一位元組，在燒錄可程式化非揮發性記憶體49時，有兩種方式可以採用，一種方式係將欲修改的內容讀入並儲存在SRAM 34中，在燒錄期間，從SRAM 34讀出該欲修改的內容並寫入可程式化非揮發性記憶體49中；另一種方式係在燒錄期間經輸入/輸出單元35從晶片30外部讀入後直接寫入可程式化非揮發性記憶體49。

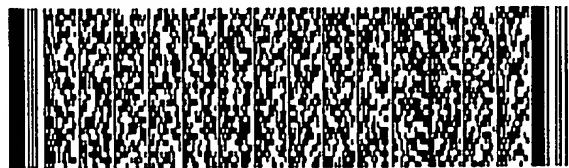
雖然在上述的實施例中，離系統可程式化非揮發性記憶體36及在系統上可程式化非揮發性記憶體42/44/49在圖中係以分開的兩個記憶體表示，但是在硬體的實現上，此二非揮發性記憶體可以被製作為在同一記憶體區塊中。第七圖係這樣的一個實施例的示意圖，在晶片30中，非揮發性記憶體50被分割成兩個區塊分別作為離系統可程式化非

五、發明說明 (8)

揮發性記憶體50a及在系統上可程式化非揮發性記憶體50b，不過只有在系統上可程式化非揮發性記憶體50b連接升壓電路38，而離系統可程式化非揮發性記憶體36仍然必須連接晶片30外部的燒錄電壓VPP及VNN始能被程式化。

第八圖係分割非揮發性記憶體的另一實施例的示意圖，在晶片30中，非揮發性記憶體52被分割為六個記憶體區塊52a-f，從其中選取一個區塊作為在系統上可程式化非揮發性記憶體，其餘的則作為離系統可程式化非揮發性記憶體，開關54將非揮發性記憶體52中的在系統上可程式化非揮發性記憶體連接至升壓電路38，而晶片30外部的燒錄電壓VPP及VNN連線則旁通至非揮發性記憶體52中的離系統可程式化非揮發性記憶體。開關54可以利用熔絲(fuse)或程式化電路來實現，決定熔絲的燒斷與否或程式化電路的連接配置即決定非揮發性記憶體52的區塊分配。開關54亦可由控制電路32操控，惟此時其必須連線(圖中未示)至控制電路32。

在燒錄離系統可程式化非揮發性記憶體時，燒錄電壓VPP及VNN係從晶片30的外部提供，而非在晶片30的內部產生，欲燒錄至離系統可程式化非揮發性記憶體中的內容可以從晶片30外部直接經過接腳(pin)VPP及VNN連接至離系統可程式化非揮發性記憶體，或是經過晶片30的輸入/輸出單元35從外部讀入後送至離系統可程式化非揮發性記憶體。由於離系統可程式化非揮發性記憶體係利用晶片30外部的燒錄電壓，因此可以採用高速的抹寫及程式化，卻毋



五、發明說明 (9)

須在晶片30內部提供這些龐大的電路。

從不同的應用層面來看，離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體有不同的指涉，它們代表不同的觀點，這些觀點被例示在表一中。

表一

應用	離系統可程式化非揮發性記憶體(36)	在系統上可程式化非揮發性記憶體(42/44)
儲存的物件	程式	資料
晶片的狀態	燒錄模式	操作模式
儲存內容的意義	程式碼	數值
儲存內容的用途	執行程序	資料暫存

從離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體所儲存的物件來區別，控制電路32運作所需的程式或指令係燒錄在離系統可程式化非揮發性記憶體中，在系統上可程式化非揮發性記憶體則提供儲存資料，

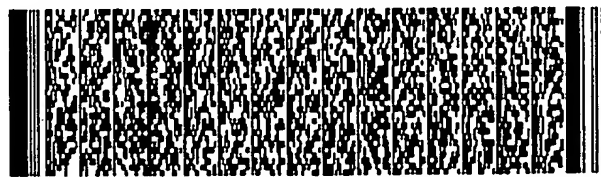
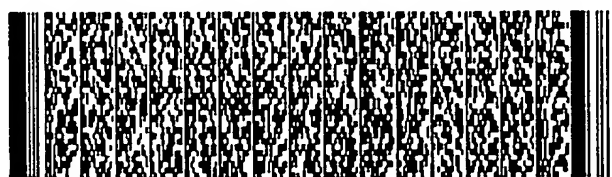


五、發明說明 (10)

可以讓使用者進行直接在系統上程式化，以更新其內容。如果從晶片30的狀態來看，離系統可程式化非揮發性記憶體係在燒錄模式下始能被程式化，而在系統上可程式化非揮發性記憶體係在操作模式下，如同一般正常的模式，由使用者自行更新或修改。若從二者所儲存內容的意義來看，程式碼係儲存在離系統可程式化非揮發性記憶體中，而再從二者的用途來分別，離系統可程式化非揮發性記憶體係當作執行程序之用，而在系統上可程式化非揮發性記憶體係當作資料暫存器，只是其為非揮發性的記憶體，在電源關閉後仍能夠保存資料。這些實施例的說明並非限定，在不同應用中，離系統可程式化非揮發性記憶體也可以儲存資料，而在系統上可程式化非揮發性記憶體也可以儲存控制電路32的程式以外的程式。

從上述的實施例說明，熟習此項技藝之人士很容易修改或經由該等實施例的學習而獲得各種應用，例如微控制器、數位訊號處理器或其他晶片。在微控制器及數位訊號處理器中，上述實施例的控制電路32係CPU；在電話IC中，上述實施例的控制電路32係電話IC中被通稱為狀態機（與快閃記憶體的狀態機不同）的邏輯電路；在其他類型的晶片中，上述實施例的控制電路32係主控該晶片操作程序的邏輯電路。

以上對於本發明之較佳實施例所作的敘述係為闡明之目的，而無意限定本發明精確地為所揭露的形式，基於以



五、發明說明 (11)

上的教導或從本發明的實施例學習而作修改或變化是可能的，實施例係為解說本發明的原理以及讓熟習該項技術者以各種實施例利用本發明在實際應用上而選擇及敘述，本發明的技術思想企圖由以下的申請專利範圍及其均等來決定。



圖式簡單說明

對於熟習本技藝之人士而言，從以下所作的詳細敘述配合伴隨的圖式，本發明將能夠更清楚地被瞭解，其上述及其他目的及優點將會變得更明顯，其中：

第一圖係習知的微控制器的示意圖；

第二圖係根據本發明的第一實施例的示意圖；

第三圖係根據本發明的第二實施例的示意圖；

第四圖係第三圖中的在系統上可程式化非揮發性記憶體的實施例記憶胞；

第五圖係根據本發明的第三實施例的示意圖；

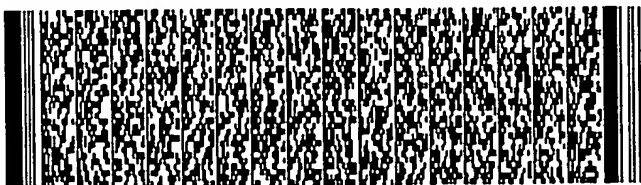
第六圖係根據本發明的第四實施例的示意圖；

第七圖係根據本發明的第五實施例的示意圖；及

第八圖係根據本發明的第六實施例的示意圖。

圖號對照表：

- 10 微控制器
- 12 中央處理單元
- 14 靜態隨機存取記憶體
- 15 輸入/輸出單元
- 16 可多次燒錄記憶體
- 18 升壓電路
- 20 狀態機
- 22 記憶體
- 30 晶片
- 32 控制電路



圖式簡單說明

- 34 靜態隨機存取記憶體
- 35 輸入/輸出單元
- 36 離系統可程式化非揮發性記憶體
- 38 升壓電路
- 40 狀態機
- 42 在系統上可程式化非揮發性記憶體
- 44 在系統上可程式化非揮發性記憶體
- 46 快閃胞
- 48 MOS 電晶體
- 49 在系統上可程式化非揮發性記憶體
- 50 非揮發性記憶體
- 52a、b 非揮發性記憶體區塊
- 52 非揮發性記憶體
- 52a-f 非揮發性記憶體區塊
- 54 開關



六、申請專利範圍

1. 一種在系統上可程式化及離系統可程式化之晶片，包括：

控制電路；

離系統可程式化非揮發性記憶體，連接該控制電路，該離系統可程式化非揮發性記憶體僅在連接該晶片外部之燒錄電壓時始能被程式化；

在系統上可程式化非揮發性記憶體，連接該控制電路，該在系統上可程式化非揮發性記憶體可在該控制電路控制下被程式化；

升壓電路，連接該在系統上可程式化非揮發性記憶體，俾在程式化該在系統上可程式化非揮發性記憶體時供應燒錄電壓；

揮發性記憶體，連接該控制電路；及

輸入/輸出單元，連接該控制電路。

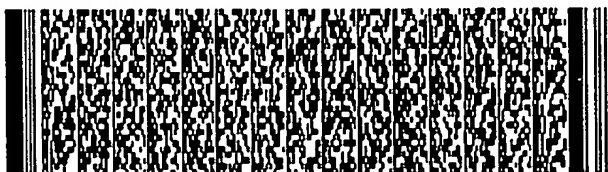
2. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體包括一次燒錄記憶體陣列。

3. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體包括可多次燒錄記憶體陣列。

4. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體包括可電抹寫記憶體陣列。

5. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體包括快閃記憶體陣列。

6. 如申請專利範圍第1項之晶片，其中該在系統上可程式化非揮發性記憶體包括可電抹寫記憶體陣列。



六、申請專利範圍

7. 如申請專利範圍第1項之晶片，其中該在系統上可程式化非揮發性記憶體包括快閃記憶體陣列。

8. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體係彼此分離者。

9. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體係從一記憶體區塊中分割形成者。

10. 如申請專利範圍第9項之晶片，更包括一開關連接該在系統上可程式化非揮發性記憶體至該升壓電路。

11. 如申請專利範圍第10項之晶片，其中該開關係熔絲。

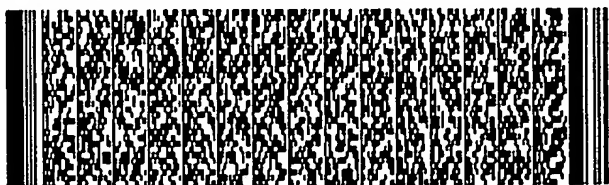
12. 如申請專利範圍第10項之晶片，其中該開關係程式化電路。

13. 如申請專利範圍第10項之晶片，其中該開關連接至該控制電路，藉以決定該離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體之分配。

14. 如申請專利範圍第1項之晶片，其中該揮發性記憶體係靜態隨機存取記憶體。

15. 如申請專利範圍第7項之晶片，更包括狀態機連接該在系統上可程式化非揮發性記憶體以防止其被過度抹寫。

16. 如申請專利範圍第7項之晶片，其中該快閃記憶體陣列含有許多記憶胞，每一該記憶胞包含一快閃胞串聯一



六、申請專利範圍

MOS 電晶體，該MOS電晶體防止該快閃胞被過度抹寫。

17. 如申請專利範圍第7項之晶片，其中該控制電路執行一狀態機程式以防止該在系統上可程式化非揮發性記憶體被過度抹寫。

18. 如申請專利範圍第17項之晶片，其中該狀態機程式係預先被燒錄在該離系統可程式化非揮發性記憶體中。

19. 如申請專利範圍第17項之晶片，其中該狀態機程式係儲存在該揮發性記憶體中。

20. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體具有第一容量，該在系統上可程式化非揮發性記憶體具有第二容量小於該第一容量。

21. 如申請專利範圍第1項之晶片，其中該在系統上可程式化非揮發性記憶體包含許多燒錄單位。

22. 如申請專利範圍第21項之晶片，其中每一該燒錄單位為一記憶胞。

23. 如申請專利範圍第21項之晶片，其中每一該燒錄單位為一位元。

24. 如申請專利範圍第21項之晶片，其中每一該燒錄單位為一位元組。

25. 如申請專利範圍第21項之晶片，其中每一該燒錄單位為一字元。

26. 如申請專利範圍第6項之晶片，其中該控制電路藉該輸入/輸出單元讀入欲修改的內容燒錄至該在系統上可程式化非揮發性記憶體。



六、申請專利範圍

27. 如申請專利範圍第7項之晶片，其中該控制電路從該在系統上可程式化非揮發性記憶體讀取內容並儲存至該揮發性記憶體，修改該內容的一部份後燒錄至該在系統上可程式化非揮發性記憶體。

28. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體包含該控制電路的程式。

29. 如申請專利範圍第1項之晶片，其中該離系統可程式化非揮發性記憶體包含該控制電路操作該在系統上可程式化非揮發性記憶體程式化之程序控制指令。

30. 如申請專利範圍第1項之晶片，其中該在系統上可程式化非揮發性記憶體係在操作模式下可被燒錄。

31. 如申請專利範圍第1項之晶片，其中該在系統上可程式化非揮發性記憶體包含資料碼。

32. 一種在系統上程式化晶片的方法，該晶片含有控制電路連接離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體，升壓電路連接該在系統上可程式化非揮發性記憶體，以及揮發性記憶體及輸入/輸出單元連接該控制電路，該在系統上可程式化非揮發性記憶體含有快閃記憶體陣列，該方法包括下列步驟：

從該離系統可程式化非揮發性記憶體讀取程式碼以操作該控制電路；

從該在系統上可程式化非揮發性記憶體讀取內容並儲存至該揮發性記憶體；

修改該內容的一部份；及



六、申請專利範圍

將修改後的內容燒錄至該在系統上可程式化非揮發性記憶體。

33. 如申請專利範圍第32項的方法，更包括操作一狀態機以防止該在系統上可程式化非揮發性記憶體被過度抹寫。

34. 如申請專利範圍第32項的方法，更包括執行一狀態機程式以防止該在系統上可程式化非揮發性記憶體被過度抹寫。

35. 如申請專利範圍第32項的方法，更包括從該離系統可程式化非揮發性記憶體讀取燒錄程序以操作燒錄該在系統上可程式化非揮發性記憶體。

36. 如申請專利範圍第32項的方法，更包括切換該晶片至操作模式。

37. 一種在系統上程式化晶片的方法，該晶片含有控制電路連接離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體，升壓電路連接該在系統上可程式化非揮發性記憶體，以及揮發性記憶體及輸入/輸出單元連接該控制電路，該在系統上可程式化非揮發性記憶體含有可電抹寫記憶體陣列，該方法包括下列步驟：

從該離系統可程式化非揮發性記憶體讀取程式碼以操作該控制電路；

藉該輸入/輸出單元讀入欲修改的內容；及

將該欲修改的內容燒錄至該在系統上可程式化非揮發性記憶體。



六、申請專利範圍

38. 如申請專利範圍第37項的方法，更包括從該離系統可程式化非揮發性記憶體讀取燒錄程序以操作燒錄該在系統上可程式化非揮發性記憶體。

39. 如申請專利範圍第37項的方法，更包括切換該晶片至操作模式。

40. 一種形成在系統上可程式化及離系統可程式化晶片的方法，包括下列步驟：

在該晶片中準備控制電路；

連接離系統可程式化非揮發性記憶體至該控制電路；

連接在系統上可程式化非揮發性記憶體至該控制電路；

連接升壓電路至該在系統上可程式化非揮發性記憶體；

連接揮發性記憶體至該控制電路；

連接輸入/輸出單元至該控制電路；

其中，該離系統可程式化非揮發性記憶體的燒錄電壓係從該晶片外部供應，而該在系統上可程式化非揮發性記憶體的燒錄電壓係由該升壓電路供應。

41. 如申請專利範圍第40項的方法，更包括燒錄該控制電路的程式至該離系統可程式化非揮發性記憶體。

42. 如申請專利範圍第40項的方法，更包括連接狀態機至該在系統上可程式化非揮發性記憶體，以防止該在系統上可程式化非揮發性記憶體被過度抹寫。

43. 如申請專利範圍第40項的方法，更包括燒錄資料



六、申請專利範圍

碼至該離系統可程式化非揮發性記憶體。

44. 如申請專利範圍第40項的方法，更包括燒錄狀態機程式至該離系統可程式化非揮發性記憶體，以防止該在系統上可程式化非揮發性記憶體被過度抹寫。

45. 如申請專利範圍第40項的方法，更包括分割一記憶體區塊作為該離系統可程式化非揮發性記憶體及在系統上可程式化非揮發性記憶體。

46. 如申請專利範圍第40項的方法，更包括藉一開關連接該在系統上可程式化非揮發性記憶體至該升壓電路。

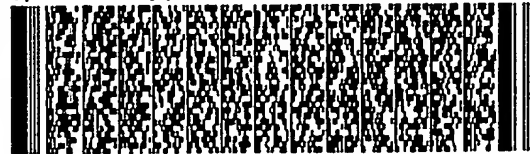
47. 如申請專利範圍第40項的方法，更包括燒錄該控制電路操作該在系統上可程式化非揮發性記憶體程式化之程序控制程式至該離系統可程式化非揮發性記憶體。

48. 如申請專利範圍第4040項之方法，更包括燒錄資料碼至該在系統上可程式化非揮發性記憶體。

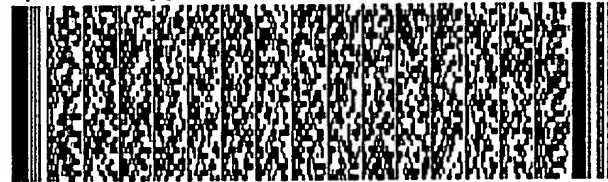
49. 如申請專利範圍第40項之方法，更包括燒錄該控制電路的程式以外的程式至該在系統上可程式化非揮發性記憶體。



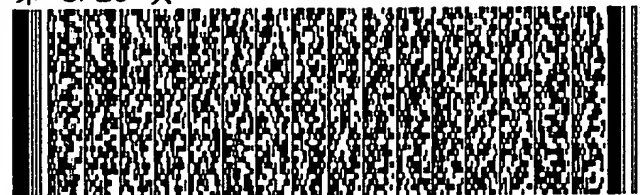
第 2/23 頁



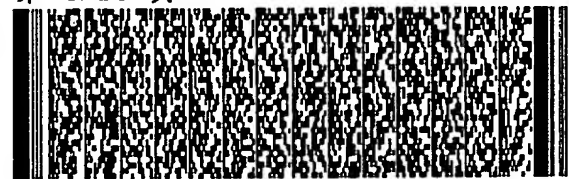
第 4/23 頁



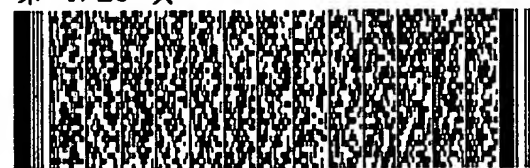
第 5/23 頁



第 6/23 頁



第 7/23 頁



第 8/23 頁



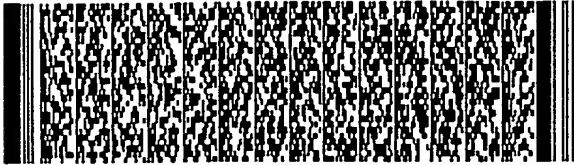
第 9/23 頁



第 10/23 頁



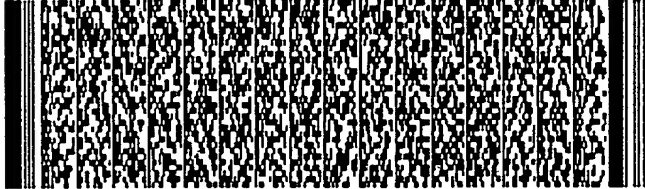
第 11/23 頁



第 11/23 頁



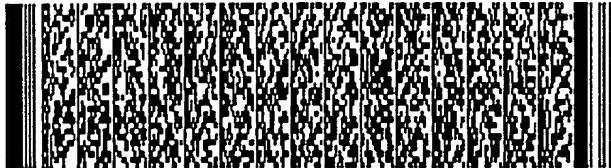
第 12/23 頁



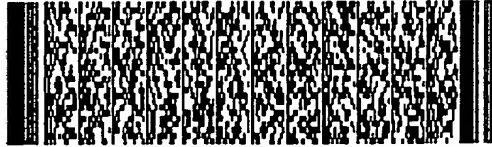
第 13/23 頁



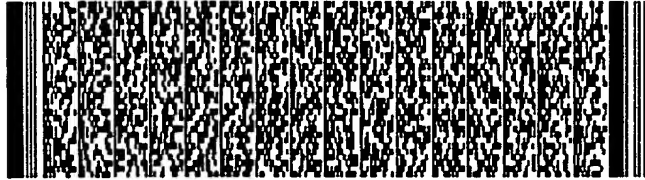
第 13/23 頁



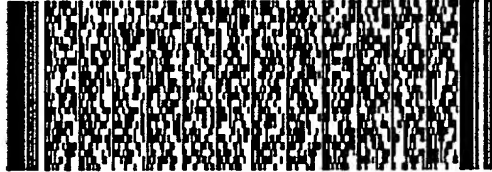
第 14/23 頁



第 15/23 頁



第 16/23 頁



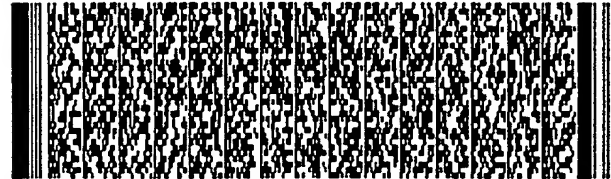
第 17/23 頁



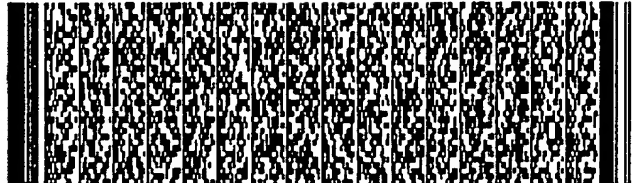
第 18/23 頁



第 19/23 頁



第 20/23 頁



第 21/23 頁

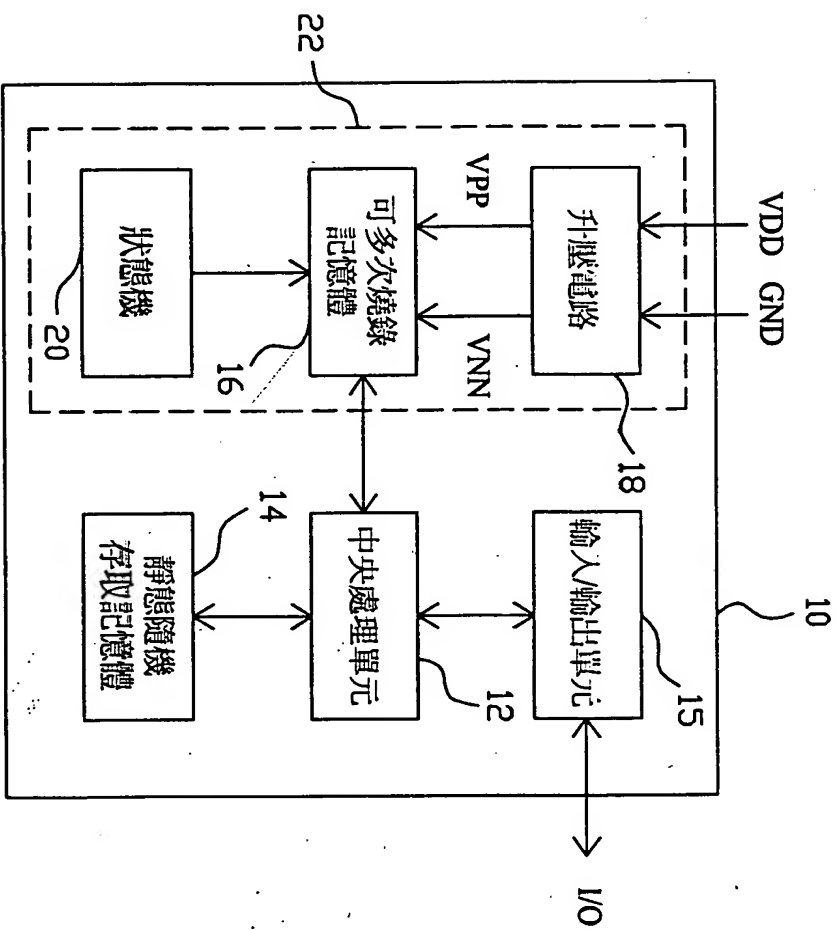


第 22/23 頁

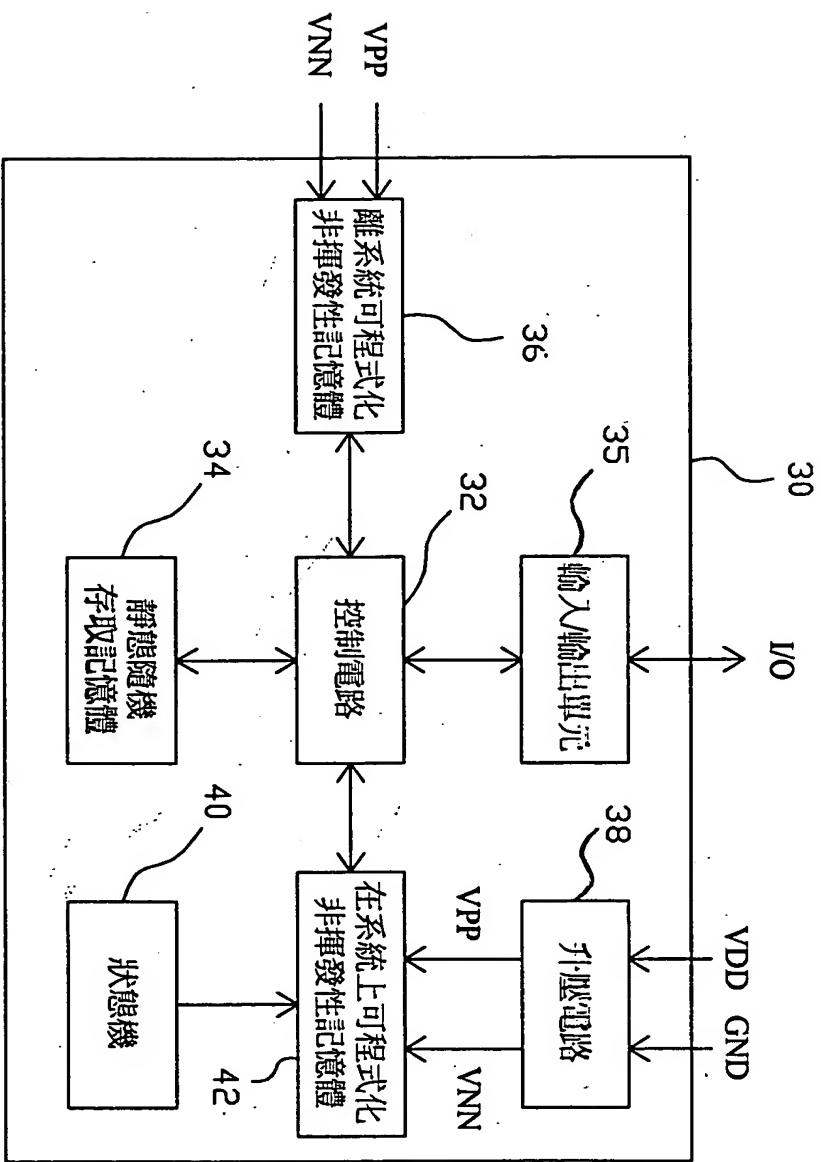


第 23/23 頁

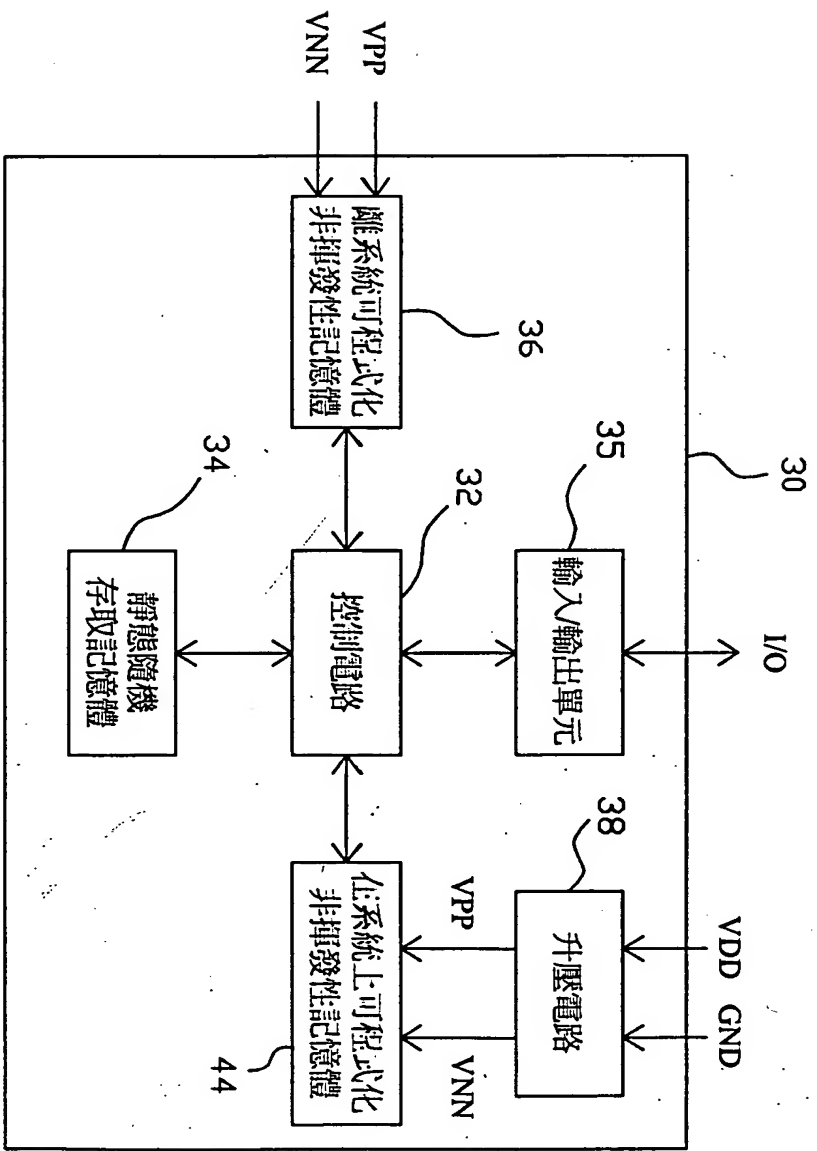




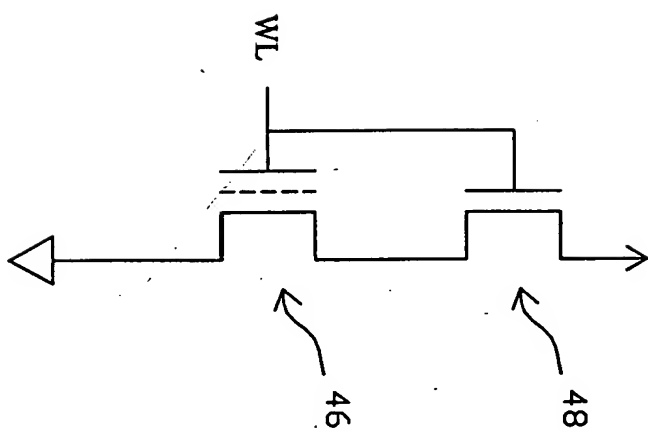
第一圖 (習知技術)



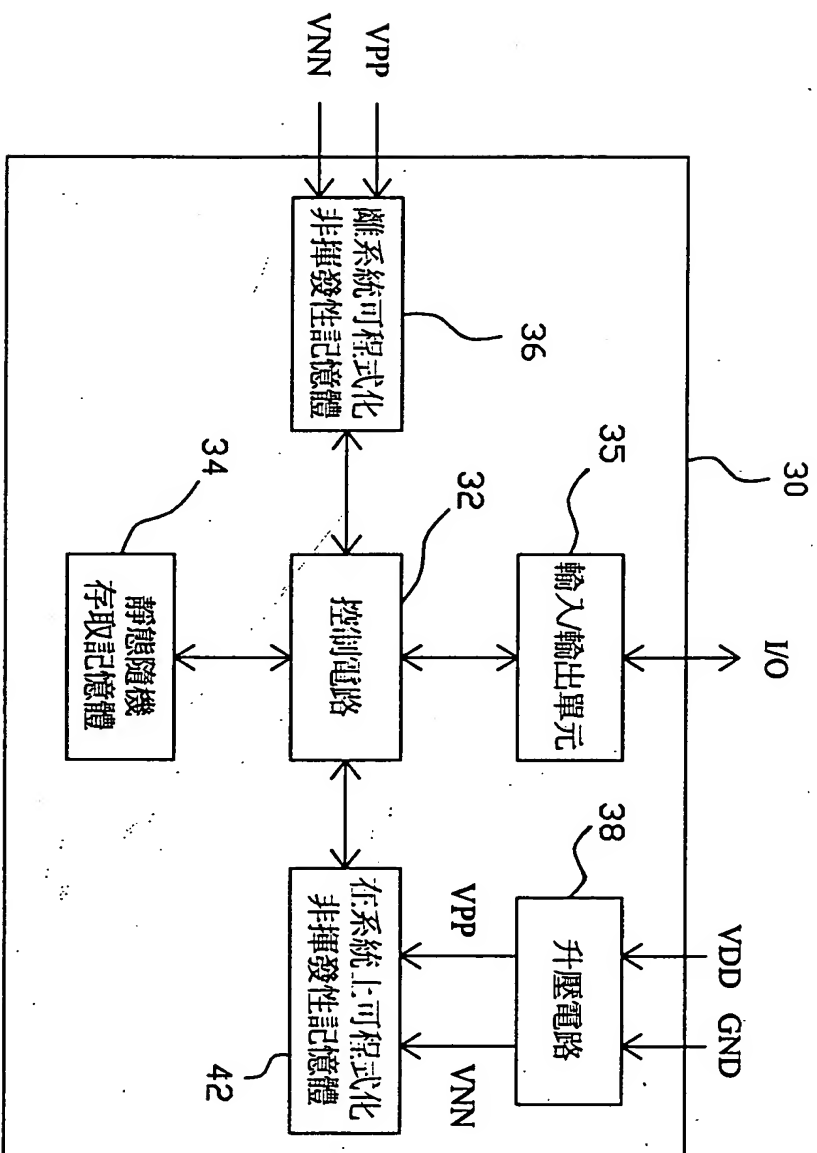
第二圖



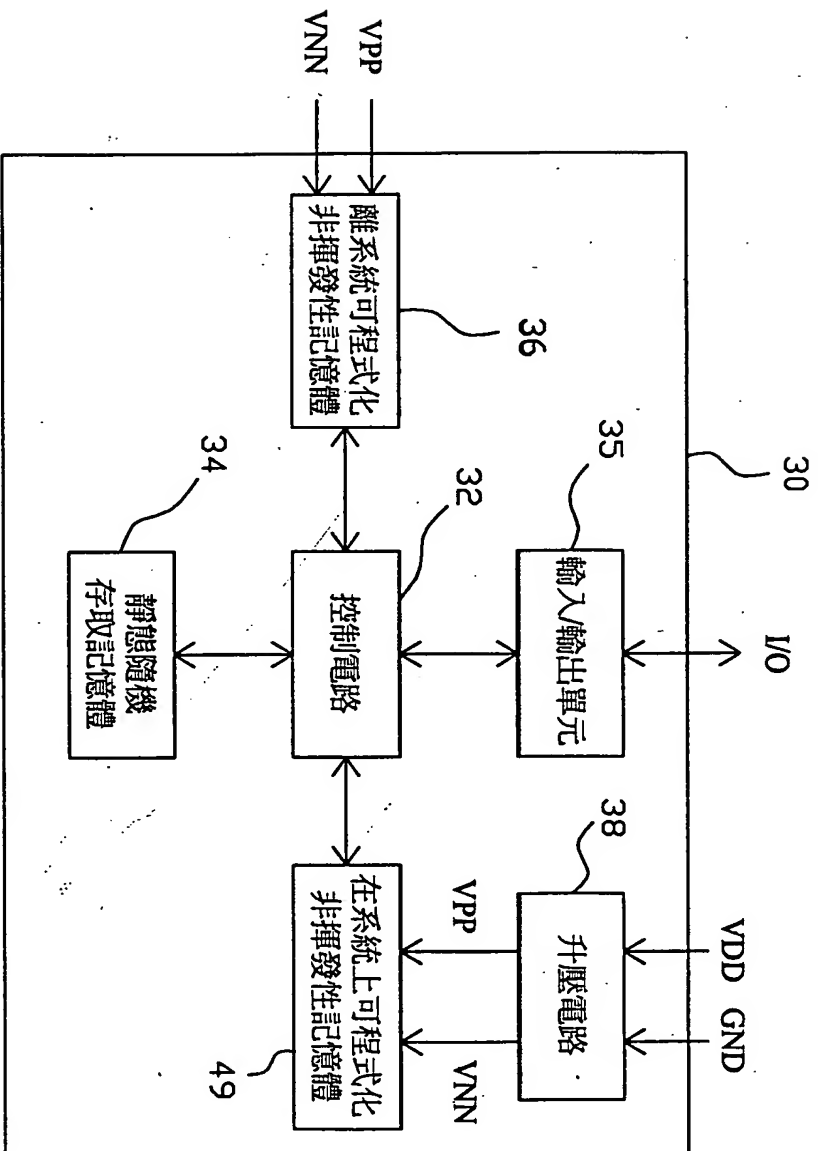
第三圖



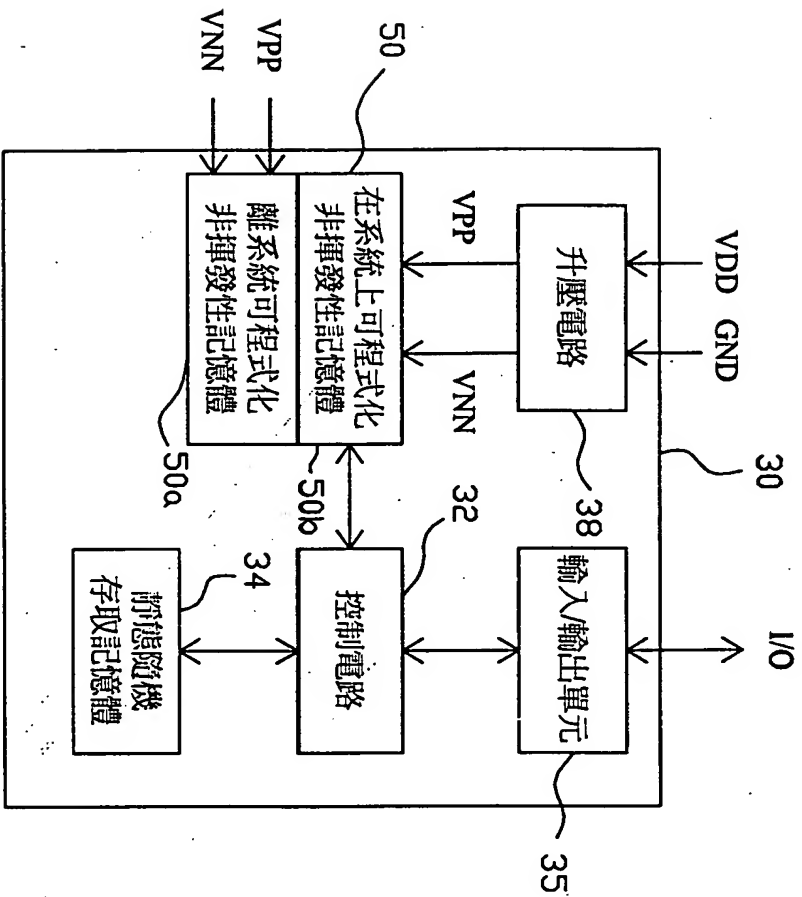
第四圖



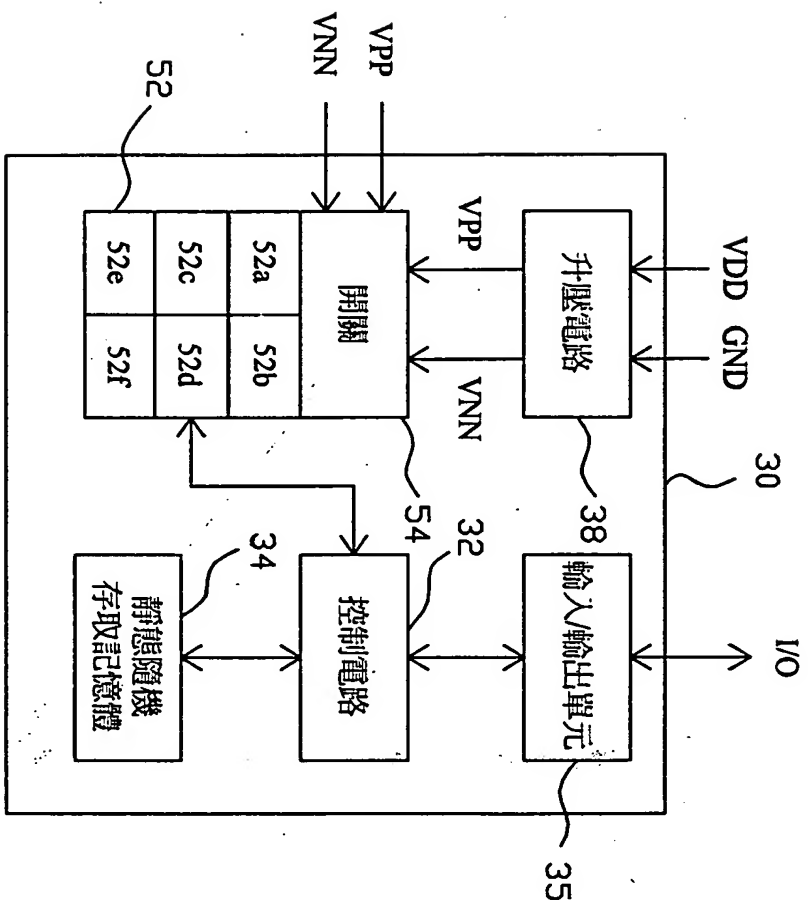
第五圖



第六圖



第七圖



第八圖